最近のスーパーコンピューティング関係の情報から

スーパーコンピューティング研究部門 金田 康正

2000 年 6 月 29 日に、最終的 10 に 12.3 TFlops の理論演算性能、6TBの主記憶容量、160TBの磁気ディスク容量を持つことになる、ASCI White が米国ローレンス・リバモア国立研究所に出荷されたというニュースが流れました。 20

ASCIは核爆発実験をシミュレートできるスーパーコンピューターを製造するための巨額プロジェクトで、1996年の包括的核実験禁止条約(CTBT)により古くなった核兵器を爆発させる実験が禁止されたことにより、代りにスーパーコンピューターを使ってシミュレーションを行うためのものです。

ASCI Whiteの価格は1億1000万ドル(最近のレートだと120億円弱)で、16個のプロセッサーで1台を構成するサーバー512台(プロセッサーの総計は8192個なので、1プロセッサー当たりの性能は 1.5 GFlopsとなります。ちなみにSR2201はI/Oプロセッサーを含め1088個、SR8000は1ノードに9プロセッサー搭載されており1152個なので、プロセッサーの総個数は各システムの約8倍という事になります。)からなるシステムで、OSが起動するだけで2時間もかかり³⁾ 100時間はクラッシュせずに動くとの事⁴⁾ です。

システム当りのサイズ(物量)がセンターの8倍という事を考えると、MTBFが100時間というのは妥当か少し短い値ですが、それでも平均して1週間に1度か2度はサービスが止まる事になるため、当センターの様な研究範囲が広く、大規模かつ長時間の計算サービスを行うセンターでは実質的には使えない機械です。計算機の信頼性は部品点数に大きく依存すると考えて良く、本センターに10TFlops程度の性能を有するマシンの導入は、(金額的にも)時期尚早であることがこの事からも十分に理解できます。

近年1PFlops (1TFlopsの1000倍)の性能を持つマシンについて、学会でパネル等が行われるようになっていますが、その様な性能を持つマシンがたとえ製造できたとしても、現実に直面するハードウェアの信頼性、計算の正しさ、OSのバグの収斂速度等の重要な

¹⁾ 日本における多くの調達では、納入期限の10日程前にハードウェアが設置場所に届き、2・3日かけてハードウェアを組み上げ、電源投入を行い、ハードウェアのテストを実施。その後ソフトウェア部隊に渡り、OSや実行環境の準備を1週間程かけて行い、最終的に顧客に渡りますが、このマシンは組み上げるのに2ヶ月ほどかかるとの事です。最初の配達には28台のトレーラーが使用されたとのことですが、これだけのトレーラー台数でも最終システムの1/4の物量しか運べなかったとの事です。

²⁾ http://www.ibm.com/news/2000/06/29.phtml

³⁾ 当センターの並列機 SR2201とSR8000のOS起動時間は調達時の要求仕様書上は10分以内(現実には5分前後)なので、2時間とはかかりすぎとの印象を持ちます。計算機の構成部品が多くなると、それだけハードウェアの故障が起こりやすくなります。またソフトウェアの障害対策も必ず発生しますから、システム停止がその度毎では無いにしろ、一度システムを停止すると立ち上げに2時間もかかるマシンは実用的ではありません。

⁴⁾ インターネットで定期的に無料で送られてくる情報による。100時間という値は開発途上のマシンであれば十分に考えられますが、ASCI Whiteは市販の既製部品を使って組み上げたマシンなので、それなりの信頼性が最初から備わっているはずですが…。ASCI Whiteは 兵器とは関係のない研究にも使用される予定だそうですが、この様な(低い)信頼性のマシンを使いこなすのは、利用者もそれなりの覚悟が必要でしょう。

要因の解決は非常な困難を伴うことが十分に予想できる事から、その様な高性能のマシンの導入は、まだまだ先になります。(本センターの初代のスーパーコンピューターで、1983年に導入されたHITAC S-810/20の性能は630MFlopsでした。それからほぼ20年が経過した2001年には2TFlopsのマシンが導入されているはずですから、その間の性能向上率は3000倍強となります。 - これは 4 年で 5 倍の割合です。 - この性能向上が今後も続くとすると 1PFlopsのマシンは約16年後という事になりますが、近年の性能向上は、部品点数を急激に増やした結果実現している¹⁾ 事を考えると、16年では困難を伴うと予想できます。それが何年頃になるのか楽しみと言えば楽しみです。)

さて話は変わりますが、2000年6月15日から25日にかけ、VECPAR2000という国際会議に参加・発表を行うために、ポルトガルのポルト市(ポートワインで有名)に出かけました。この会議は2年毎に開催されている会議ですが、ポルトガルやスペインからの出席者が多く、ブラジルからの出席者も見かけました。²⁾ それに比較して米国からの参加者は非常に少ないのがまずは印象的な会議でした。ポルトガルは今回が最初の訪問でしたが、山に生えている植物の種類が日本と似ており、日本に来たポルトガル人は故郷を思い出したのだろうと思えました。日本の物価と比較すると物価はかなり(異常に?)低く、一時的に裕福な気持ちに浸る事ができましたが、町中に警察官の姿を数多く見かけたのは印象的でした。

VECPAR2000に参加する前にフランスに3日間滞在したのですが、その際にクレイ社のヨーロッパ営業を担当していた人に会うことが出来、色々と興味深い話を聞くことができました。その中で印象的だったのは、クレイ氏は毎年1月1日にまっさらな紙にヨットのデザインを開始し、自分でそのデザインのヨットを作り、年末にはそれを燃やしてしまうという事をくり返していたという話の正しさを確認できた事です。この事からもクレイ氏は偉大な計算機アーキテクトであった事が良く分かります。我々の研究に対する取りくみ姿勢として学ぶべき点が少なからずある様です。

最後に、東大とケンブリッジ大学との間の3年間にわたる共同研究がこの3月で終了したのですが、その研究成果報告会を兼ねたワークショップを2000年9月26日午前10時から午後5時までの予定で、東大情報基盤センターにて開催致します。現在プログラムを作成中ですが、http://www.cc.u-tokyo.ac.jp/でプログラム等を順次掲載してゆきますので、適宜御覧下さい。SR2201やSR8000を利用して得られた成果の報告がありますので、並列計算に興味を持たれている方はぜひ御参加下さい。なお、会場の大きさを見積る関係で、参加を希望される方は事前にセンター共同利用掛総合受付(電話:03-5841-2716)へ御連絡下さい。

以上

¹⁾ 計算機の性能伸びに関して、18ヶ月毎に倍になるという、「ムーアの法則」が知られていますが、この法則は、3年で4倍となる事を意味します。しかしここ数年の性能の伸はそれ以上となっており、プロセッサー単体の性能はとてもその様にはなっていないので、足りない性能の伸びは必然的に台数でカバーする事になります。

²⁾ 日本から5名の参加がありました。