

FX10 スーパーコンピュータシステム「大規模 HPC チャレンジ」採択課題のお知らせ

1. はじめに

東京大学情報基盤センターでは、FX10 スーパーコンピュータシステムで「大規模 HPC チャレンジ」サービスを実施しています。「大規模 HPC チャレンジ」は、FX10 スーパーコンピュータシステム (Oakleaf-FX) がもつ最大計算ノード数である、4,800 ノード (76,800 コア) を、最大 24 時間・1 研究グループで計算資源の占有利用ができるサービスです。大規模 HPC チャレンジ (2014 年度第 3 回) の採択課題について、以下の通り決定しましたので、お知らせいたします。

2. 採択課題について

今回は、2014 年 7 月 14 日 (月) ~ 2014 年 11 月 17 日 (月) までの期間で課題募集を行い、3 件の応募がありました。課題採択委員会による厳正な課題審査の結果、全ての課題について採択することとしました。

採択課題一覧

課題名	800 億粒子級の DEM シミュレーションの性能評価
代表者名 (所属)	片桐 孝洋 (東京大学 情報基盤センター)
<p>本提案では、FX10 の全系を用い、DEM シミュレーションにおいて 800 億粒子級のシミュレーションの実現可能性を示す。</p> <p>DEM シミュレーションでは、接触判定計算の時間が多くを占めるが、データ依存関係があるためにスレッド並列化効率が問題となる。そこで我々は、OpenMP を用いた並列化において、原理的に従来法に対して高いスレッド並列性を達成するマルチカラー接触判定法を提案した。さらに、マルチカラー接触判定法の MPI 並列プログラムを開発し、世界にさがかけてマルチカラー接触判定法のハイブリッド MPI/OpenMP プログラムを実現した。現状では、256 ノードまでの弱スケリングを確認しており、FX10 の 256 ノードで約 47 億粒子の DEM シミュレーションが実現可能であることを検証している。</p> <p>そこで本提案では、開発した MPI/OpenMP 並列化されたプログラムを FX10 の全系で実行し、800 億粒子級の DEM シミュレーションのベンチマークを行う。スパコンにおける DEM 計算規模の飛躍的向上を示すことで、当該分野のブレークスルーを促進させる。</p>	

課題名	最適複合化固有値解析ルーチンによる 100 万次元行列の電子状態計算
代表者名 (所属)	星 健夫 (鳥取大学 工学研究科)
<p>CREST プロジェクト(ポストペタ領域)の成果物である最適複合化固有値解析ルーチンを用いて、実問題(電子状態計算)の 100 万次元一般化固有値問題(世界最大)にチャレンジする。先端的ルーチンである EigenExa(理研今村ら)・ELPA を複合化させている。EigenExa を使った標準固有値問題計算としては 100 万次元計算が達成されている。しかし、電子状態計算の多くは一般化固有値問題計算であり、上記複合ルーチンを構成することで、これに取り組んでいる。Oakleaf-fx 上で 22.5 万次元まで、「京」上で 43 万次元計算までが達成されている。ルーチンは次世代 (低 B/F) マシンを想定しているため、「京」より低 B/F である Oakleaf-fx で性能評価することで、次世代マシンへの指針を得る。得られたルーチンは、数理的ミドルウェア・ミニアプリとして公開予定であると同時に、申請者らによる電子状態計算ソフト ELSESES に搭載予定である。</p>	

課題名	pK-Open-APPL/FVM 最適化および性能評価
代表者名 (所属)	中島 研吾 (東京大学 情報基盤センター)
<p>pK-Open-APPL/FVM は、局所細分格子に基づくボクセル型有限体積法によるアプリケーション開発環境であり、「自動チューニング機構を有するアプリケーション開発・実行環境：ppOpen-HPC」の一部として開発されている。</p> <p>pK-Open-APPL/FVM では幾何学的多重格子法を前処理手法とする共役勾配法 (MGCG) 法によって連立一次方程式を解いている。pK-Open-APPL/FVM における並列 MGCG 法は、申込者の開発した Sliced-ELL 法に基づく係数格納法 (従来 ELL 法と比較して 30% の性能向上)、hCGA 法 (Hierarchical Coarse Grid Aggregation) による通信削減手法 (従来の CGA 法と比較して最大 6 倍以上の性能向上) に基づく最適化手法が適用されている。本研究では、pK-Open-APPL/FVM の最適化、性能評価を目的として、並列 MGCG 法ソルバーの評価とともに、並列局所細分メッシュ生成機能の評価を併せて実施する。</p> <p>並列 MGCG 法ソルバーについては、片方向通信の導入によって、hCGA 法の更なる高速化を図る。</p>	